

Достигая зрелости

Встроенная система FPGA и VHDL

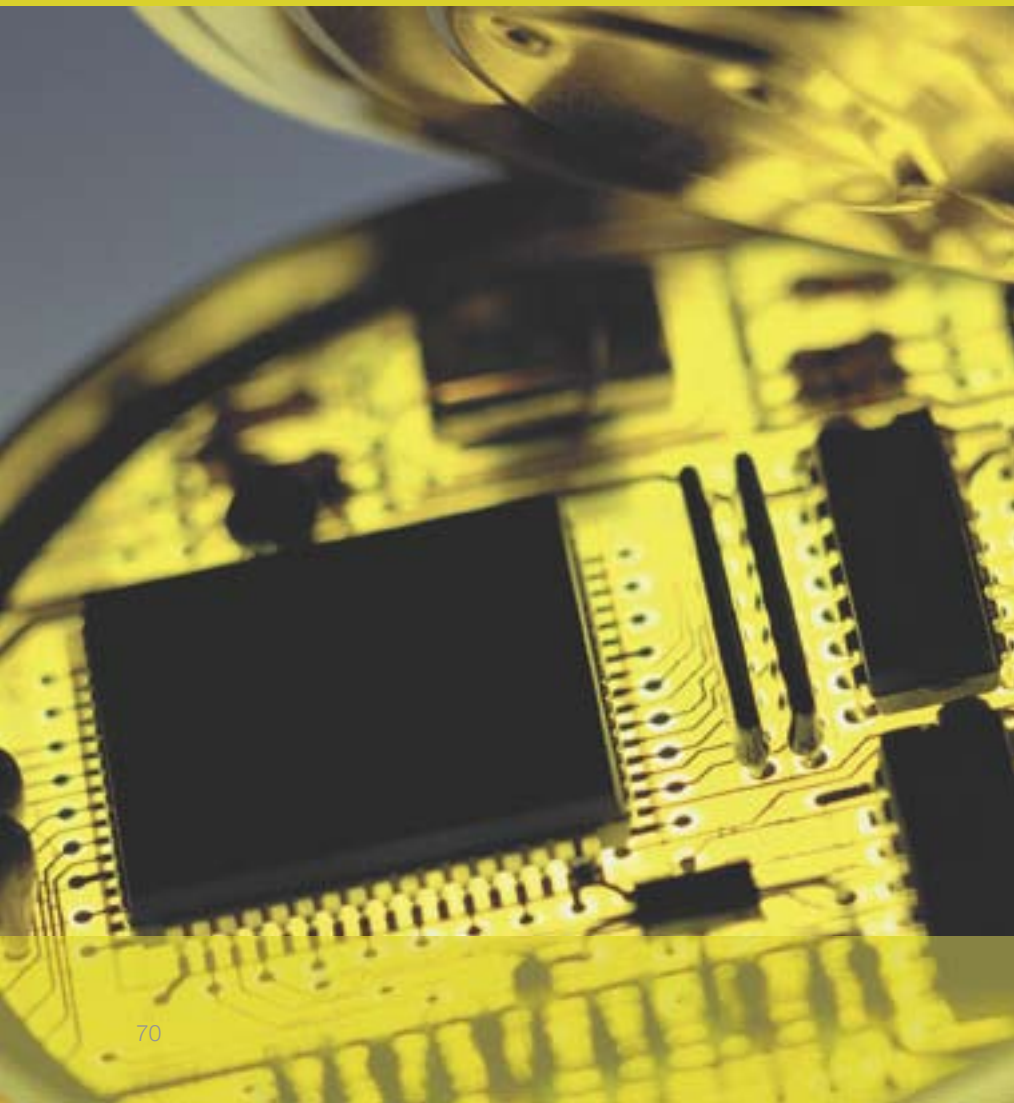
Эрик Карлсон, Франц Цурфлу, Катарина Кёрбехер

Поиск «электронного» решения какой-либо проблемы может оказаться занятным и захватывающим. Скорость, с которой прогрессирует технология, означает, что заказчику, похоже, никогда не получить наисовременнейшее и наиэффективнейшее устройство. Разработчики высококачественных встроенных систем неизменно пытаются втиснуть всё больше возможностей в один и тот же объём. Надо сказать, такое «втискивание» настоятельно диктуется необходимостью ускорения продвижения товара на рынок, повышения мощности и эффективности

использования объёма, а также необходимостью выжать из устройства всё возможное. Однако приобретению нового заказчики чаще предпочитают усовершенствование или добавление новых качеств тому, во что они уже вложили деньги. Традиционно это делается встраиванием в изделия микропроцессоров и созданием программного обеспечения.

Один из путей реализации указанных требований – использование технологии FPGA (программируемой вентильной матрицы) для замены сигнальных процес-

соров (DSP). Применение логики FPGA позволяет сделать аппаратную часть устройств столь же гибкой, как и программное обеспечение. Вдобавок достигается высокое быстродействие, малое энергопотребление и лёгкость повторного использования проверенного решения. Технология FPGA используется компанией АББ не один год, в частности в области автоматизации и в высоковольтных системах. В настоящей статье обсуждаются некоторые аспекты разработки FPGA, а также выгоды, которые это сулит как компании АББ, так и ее заказчикам.



Программируемая вентильная матрица, ПВМ (field-programmable gate array, FPGA) – это полупроводниковое устройство, содержащее программируемые логические компоненты с программируемыми связями между ними. Программируемые логические компоненты могут быть запрограммированы для воспроизведения функций основных логических схем (И, ИЛИ, исключающее ИЛИ, НЕ), или более сложных, комбинаторных функций, таких как декодирование, или простых математических функций. В большинстве ПВМ эти программируемые логические компоненты (логические блоки) включают также элементы памяти (в виде простых триггерных ячеек или более сложных блоков памяти).

Технология ПВМ появилась несколько лет назад (рис. 1). Однако первоначально ограничения по стоимости и характеристикам приводили к тому, что эта технология применялась только для быстрого совершенствования прототипа, а при выпуске значительных объёмов продукции использовались ASIC¹ (Application Specific Integrated Circuit – специализированные интегральные схемы).

Сегодня затраты времени и средств на совершенствование проекта ASIC существенно возросли из-за быстрого роста сложности изделий

(микросхем). В то время как размеры изделий уменьшались, а средства их разработки совершенствовались, сложность (и, соответственно, функциональные возможности), достижимая в интегральных схемах, возросла с 5000 транзисторов до более чем 100 миллионов. Для проектов с умеренными объёмами выпуска технология ПВМ сейчас более эффективна, нежели ASIC. Среди других преимуществ ПВМ – меньшее время продвижения на рынок, более низкие разовые затраты на разработку, возможность перепрограммирования в условиях эксплуатации для придания новых функций или для отладки. Кроме того, ПВМ содержат программируемые логические блоки и программируемые связи, что позволяет одну и ту же ПВМ использовать по-разному. Регулярная структура матрицы как нельзя лучше подходит для миниатюризации. Фактически в разработках ПВМ показатели сложности росли гораздо быстрее, чем по закону Мура²⁾.

В современных ПВМ уже миллионы транзисторов, а соединения могут быть выполнены уже между 9-ю слоями проводников. Это облегчает проведение мониторинга и тестирования на этапе отладки. Мощный формирователь тактовых импульсов в сочетании с оптимальной трассировкой проводников позволяет достичь тактовых частот, измеряемых гигагерцами.

По сравнению со своими аналогами в виде специализированных интегральных схем, традиционные ПВМ имеют в общем меньшее быстродействие, не столь сложны и не столь экономичны по питанию. Для улучшения последнего показателя были разработаны тактовые генераторы, бездействующие в нерабочем состоянии ПВМ,

в первую очередь для портативных устройств с автономным питанием, для которых экономичность весьма существенна. К сожалению, следствием сверхмалых размеров ПВМ являются значительные статические токи утечки, что должно приниматься во внимание при выборе оптимальной технологии ПВМ.

Для проектов с умеренными объёмами выпуска технология ПВМ сейчас более эффективна, нежели ASIC.

Современные ПВМ имеют также встроенные функциональные средства более высокого уровня. Это аппаратные средства неизменяемой структуры, использование которых в сочетании с регулярными структурами логических элементов способствует не только уменьшению площади кристалла, но и увеличению быстродействия. Примеры встроенных функциональных средств: умножители, базовые блоки цифровой обработки сигналов, встроенные процессоры, быстродействующие устройства ввода-вывода, встроенная память. Что ещё важнее, среди готовых или проходящих испытания разработок уже есть решения для сложных задач, например, для гармонического анализа (быстрое преобразование Фурье), для операций с векторами (алгоритмы CORDIC³⁾), а также высокопроизводительные микропроцессорные ядра. Эти блоки формируются из обычных логических ячеек и называются блоками IP (Intellectual property – интеллектуальная собственность). Они могут быть приобретены на свободном рынке либо напрямую у поставщиков ПВМ.

Технология ПВМ – от связующей логики к системам на кристалле

Когда-то применявшаяся лишь для связующей логики, технология ПВМ теперь позволяет создать целую систему на одной-единственной микросхеме (SoC). За последние 10 лет рост количества элементов и функциональных возможностей поражает: ёмкость ПВМ возросла более, чем в 200 раз, а быстродействие – более, чем в 20 раз по сравнению с показателями, достигнутыми при применении только специализированных интегральных схем. И здесь в равной степени важны новшества и в архитектуре, и в схемных решениях, и в методологии разработок. Внешняя системная тактовая частота уже превышает 150 МГц. Стоимость ПВМ с 10000 логических элементов снизилась примерно в 100 раз, а линии ввода-вывода должны отвечать многим новым требованиям, в частности управлять каналами передачи данных.

Специализированные схемы, встраиваемые в ПВМ

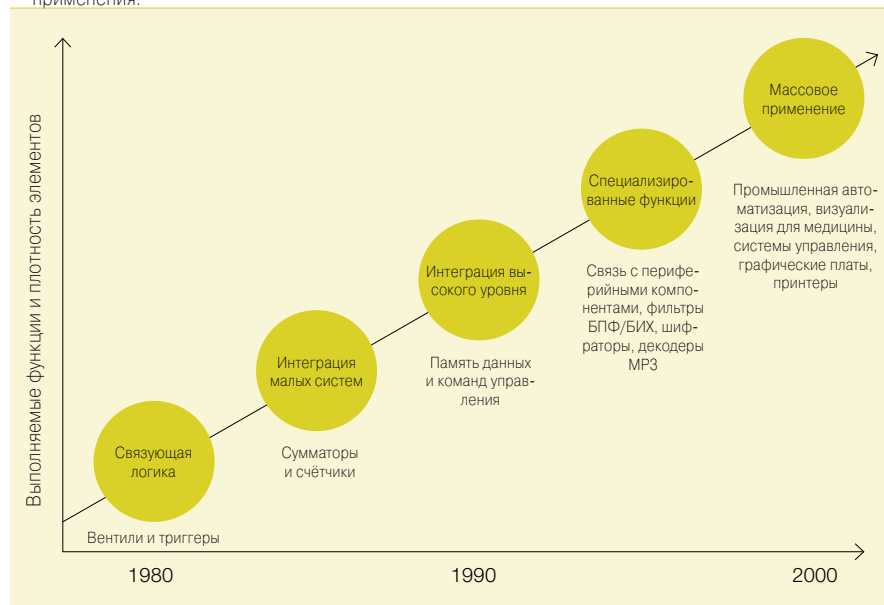
Конфигурируемые логические блоки (CLB) для комбинаторной и синхронной логики. В современных технологиях применяются генераторы функций (табличного поиска, сдвига), запоминающие элементы, арифметические логические схемы, мультиплексоры.

Что касается цепей тактовых сигналов, то в качестве модификаторов частоты применяются либо аналоговые цепи фазовой синхронизации (ФАПЧ)⁴⁾, либо цифровые системы автоматической подстройки по задержке⁵⁾. И те, и другие применяются для компенсации отклонений частоты и для синтеза частот (путём умножения/деления). В новейших ПВМ эти цепи уже могут быть гибкими, в некоторых новых устройствах с ПВМ имеется мультиплексирование тактовых генераторов для бесшумной работы, а также отключение тактирования для снижения потребляемого тока.

Усовершенствованные интерфейсы такие, как порты ввода-вывода могут программироваться для работы как только на ввод или вывод, так и в обоих направлениях. В качестве регистров используются триггеры, запускаемые фронтом сигнала, или RS-триггеры. При этом поддерживаются несимметричные форматы (LVTTL, PCI⁶⁾) и симметричный формат. Более новые ПВМ совместимы с многими стандартами портов ввода-вывода и с различными напряжениями на шинах входа-выхода.

Небольшие ОЗУ можно эмулировать посредством логических блоков с перестраиваемой конфигурацией, но при этом страдает быстродействие и требуется много логических элементов. Во многих нынешних ПВМ применяются блочные ОЗУ

1 Прогресс в технологии программируемых матричных структур открывает для них всё новые области применения.



Технологии встроенных систем

с одним, двумя и четырьмя портами, оптимизированные по цене-качеству.

К другим устройствам, встраиваемым в сегодняшние ПВМ, относятся:

Микропроцессорные ядра. Новой категорией микропроцессоров являются устройства на основе ПВМ со встроенной аппаратной частью ЦП IP. Сегодня имеются устройства с 8 – или 32-разрядными ЦП. Два базовыми компонентами платформы ПВМ являются микропроцессорное ядро и система внутренних шин.

Умножители. В некоторых семействах ПВМ (тех, которые охватывают диапазон от 8×8 до 18×18 бит) имеются специально предназначенные для них умножители с неизменяемой структурой, способствующие увеличению вычислительных возможностей. Умножители можно построить и с помощью логических блоков с изменяемой конфигурацией, но быстродействие при этом будет ниже, чем у специализированных умножителей, а расход элементов выше.

Процесс совершенствования ПВМ

Разработка ПВМ с миллионом вентилей стала проблемой – как системной, так и в области архитектуры. Для корректной формулировки технических требований и разработки нужны современные языки такие, как Unified Modeling Language (UML)⁷. Моделирование и проверка его результатов часто производится с помощью «Mathlab» или другого инструмента высокого уровня для моделирования. Однако логика обычно описывается с использованием языка Hardware Description Language (HDL).

Язык HDL описывает электронные цепи в терминах их функционирования, построения и испытаний для проверки функционирования посредством моделирования. В противоположность языку программирования синтаксис и семантика HDL включают точные обозначения для выражения времени и совпадения во времени, являющихся главными атрибутами работы аппаратных средств. В качестве языка ввода данных при автоматизированном проектировании цифровых цепей в ПВМ и ASIC широко используется язык VHSIC Hardware Description Language (VHDL).

Первоначально этот язык был создан в начале 80-х гг. по заказу Министерства обороны США для документирования работы специализированных интегральных схем, которые компании-поставщики устанавливали в своё оборудование. Другими словами, это была альтернатива объёмным и сложным руководствам и инструкциям. Ключевое преимущество языка VHDL при использовании для разработки систем в том, что он позволяет описать (смоделировать) поведение

создаваемой системы и оценить его достоверность, до того как разработка будет претворена в «железо». Другое преимущество этого языка в том, что он позволяет описать действия систем, совпадающие по времени, и синтезировать достаточно подробную структуру из довольно абстрактных исходных данных.

Основные шаги процесса разработки с использованием языка VHDL

Прежде чем ПВМ будет запрограммирована, необходимо создать структуру и свойства прикладной программы. Рисунок 2 иллюстрирует этот процесс.

ПВМ идеальны как со-процессоры, препроцессоры и постпроцессоры для разгрузки основного процессора.

Первым шагом является кодирование разработки. Это может быть сделано с использованием языка описания аппаратного обеспечения (VHDL, Verilog или SystemC). Код также может быть создан с помощью, так называемых, системных компиляторов (см. ниже раздел «Разработка программ цифровой обработки сигнала для ПВМ»). Параллельно создаётся проверочный стенд с тем, чтобы проверять правильность разработки посредством моделирующей программы, которая воспроизводит действие объекта разработки и оценивает правильность полученных результатов. Как только ошибки разработки устранены, производится полный синтез прикладной программы, в ходе которого создаётся промежуточное отображение аппаратного обеспечения в виде списка соединений для последующей компоновки.

Следующий шаг – компоновка, т.е. размещение элементов и трассировка соединений, включающая в себя распределение логических структур,

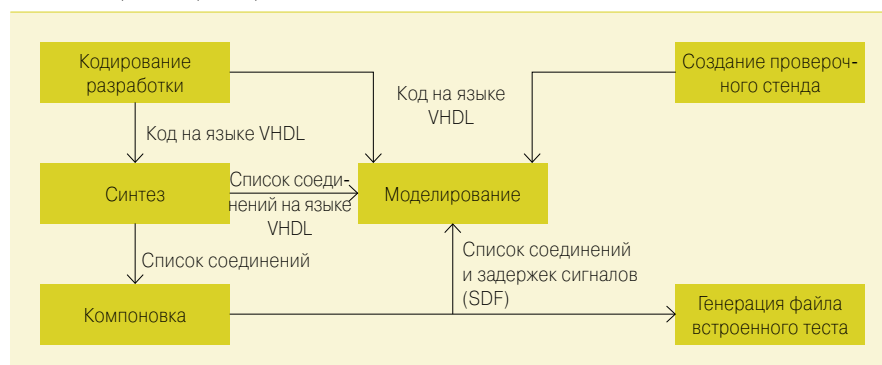
описанных в списке соединений, по макроячейкам, а также отображение связей и точек ввода и вывода. Другими словами, список соединений «привязывается» к действительной архитектуре ПВМ. Однако факторы быстродействия и необходимости оптимизации используемого пространства накладывают ограничения на компоновку. Программа-компоновщик может сгенерировать другой список соединений с указанием времени задержек сигналов в формате Standard Delay Format (SDF)⁸. Этот список также может использоваться для моделирования на проверочном стенде с целью проверки быстродействия. Наконец, формируется поток битов конфигурации. Этот файл уже может быть загружен либо в управляющую память ПВМ, либо в саму ПВМ.

Сигнальные процессоры на основе ПВМ

Современные ПВМ (даже недорогие) располагают всеми основными функциональными возможностями по цифровой обработке сигналов. Они идеальны как сопроцессоры, препроцессоры и постпроцессоры для разгрузки основного процессора при больших объёмах вычислений. А применение обработки сигнала в ПВМ с помощью алгоритмов вместо использования процессора придаёт разработчику дополнительные «степени свободы». Как показано на рис. 3, высокоскоростные вычисления можно выполнять параллельно с высокоскоростной передачей данных, однако для удешевления устройства указанные действия можно выполнять последовательно-параллельно или только последовательно. Налицо возможность идеально приспособить архитектуру под конкретное применение и достичь нужных показателей по критерию «цена-качество».

Однако узким местом в разработке сигнальных процессоров на основе ПВМ являются средства проектирования. Разработка систем цифровой обработки сигналов в программируемых логических устройствах требует как алгоритмов высокого уровня, так и средств на основе языка HDL. Сегодня ведущие поставщики ПВМ предлагают средства проектирования таких систем, способствующие

2 Базовый процесс проектирования с помощью языка VHDL.



ускорению проектирования. Это усовершенствованные алгоритмы, а также возможности программ Matlab® и Simulink® по синтезу, моделированию, размещению элементов и трассировке соединений при компоновке.

В современных ПВМ уже миллионы транзисторов.

В качестве примера на рис. 4 показано применение фильтра с конечной импульсной характеристикой (КИХ) и N-коэффициентами для цифровой обработки сигналов (с использованием архитектуры Неймана⁹⁾). В данном случае для получения сигнала на выходе требуется в общей сложности n циклов. В случае применения ПВМ операции умножения с накоплением производятся параллельно и для обработки сигнала требуется всего один цикл тактового генератора.

Разработка программ цифровой обработки сигналов для ПВМ

Часто разработка программ цифровой обработки сигналов является всего лишь одним «блоком» разработки ПВМ, в ходе которой используются традиционные методы и средства. В будущем существенным при разработке отдельных состав-

ляющих будет интегрированный системный подход. Возможных же методов много – от ручного кодирования и разработки с использованием моделей как основы до синтеза логики регистровых передач (RTL) из кода C/C++ и далее до синтеза алгоритмов обработки цифровой обработки сигналов для ПВМ.

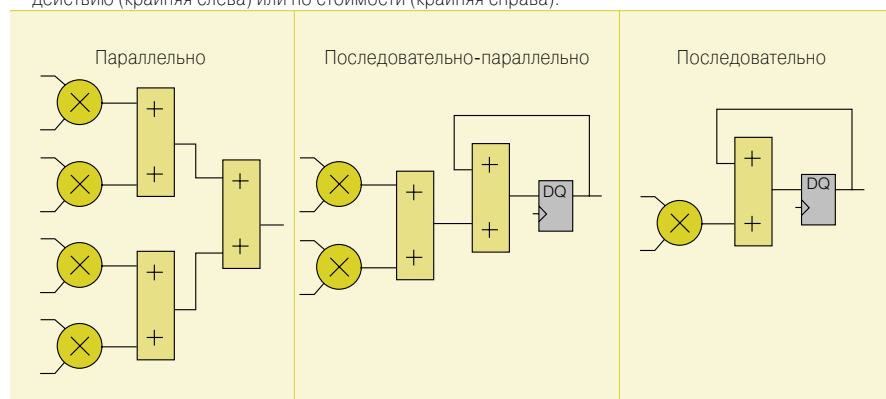
■ Разработка с использованием моделей:

Matlab® – это распространённая программная среда для математического моделирования. Simulink® обеспечивает моделирование непрерывных и импульсных систем библиотеками для моделирования систем связи и цифровой обработки сигналов, а также возможностями для анализа данных и их визуализации. Это удобная платформа для средств проектирования ПВМ. Поставщики ПВМ усовершенствовали эти средства на основе отличного знания Simulink® для обеспечения системного моделирования. Средства состоят из параметризованных IP моделей, воспроизводящих отдельные операции по цифровой обработке сигналов, например, быстрое преобразование Фурье или фильтр КИХ. Здесь главная проблема в том, что переход от области алгоритмов к области применения не может быть сделан полностью автоматическим: много простых операций на модели приходится выполнять вручную.

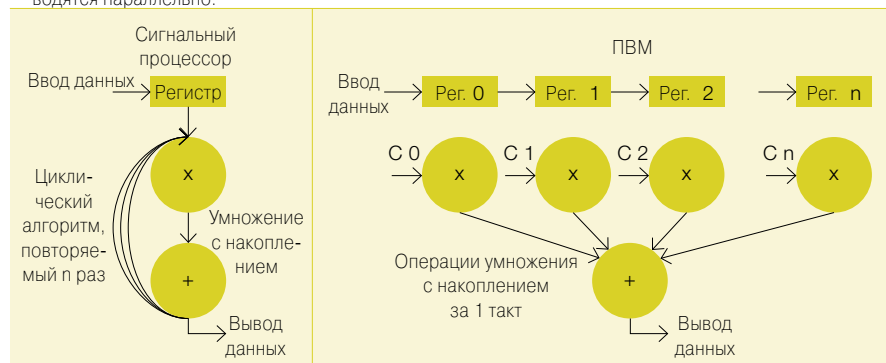
■ **Синтез логики регистровых передач из кода C/C++:** на рынке имеются различные средства, позволяющие синтезировать логику регистровых передач (RTL) из кода C или C++. Для некоторых требуется дополнительная архитектура в виде специфической информации в исходном коде C для расчёта по времени и определения совпадения по времени. Другие же позволяют прямой синтез RTL из кодов C или C++, соответствующих стандартам ANSI.

■ **Синтез алгоритмов цифровой обработки сигнала:** средства такого синтеза позволяют инженерам разрабатывать и моделировать алгоритмы цифровой обработки сигнала на уровне Simulink®. Имеется также автоматический переход на уровень реализации. Главная черта этого метода – наличие своеобразного «набора блоков», имеющегося в Simulink. Поэтому разработчик входит в процесс разработки только на уровне алгоритмов и ему не приходится иметь дело с формулированием задач по реализации низкого уровня. Необходимо лишь знание коэффициентов фильтра и требуемого усиления. Разработчик аппаратной части добавляет свои пожелания по частоте дискретизации, быстродействию и технологии разработки. Затем генерируется соответствующая логика регистровых передач. Метод этот более или менее равноценен методу разработки с использованием модели с тем, однако, преимуществом: у разработанных этим методом программ обработки цифровых сигналов для ПВМ меньше параметров низкого уровня и они более универсальны – они устанавли-

3 Применение обработки сигнала в ПВМ с помощью алгоритмов, вместо использования процессора, придаёт разработчику дополнительные «степени свободы»: структура, оптимизированная по быстродействию (крайняя слева) или по стоимости (крайняя справа).



4 Традиционный сигнальный процессор (слева) и схема на основе ПВМ (справа), где операции производятся параллельно.



Изготовители ПВМ:

- Xilinx – традиционный лидер в выпуске ПВМ.
- Altera – второй «тяжеловес» в выпуске ПВМ.
- Lattice Semiconductor сосредоточен на выпуске недорогих оптимизированных по характеристикам ПВМ и энергонезависимых ПВМ с групповым считыванием.
- Actel выпускает как ПВМ с однократным программированием, так и перепрограммируемые ПВМ с групповым считыванием.
- QuickLogic выпускает ПВМ с однократным программированием (с антипрожигаемыми переключками).
- Cypress Semiconductor
- Atmel сосредоточен на выпуске микроконтроллеров AVR со структурами ПВМ в том же кристалле.
- Achronix Semiconductor разрабатывает ПВМ с очень высоким быстродействием.

Технологии встроенных систем

ваются в любую ПВМ независимо от поставщика последней. ПВМ в данном случае используется как «полуфабрикат».

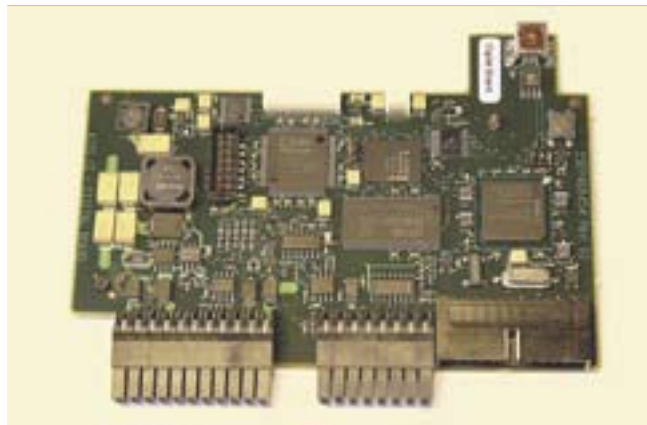
Характерные применения

Компания АББ ввела свои собственные критерии «интеллектуального продукта» (IP¹¹) – использования технологии ПВМ в контроллерах и мониторах распределительных электрических сетей. Так, например, типичное мультипроцессорное устройство производства АББ содержит микроконтроллер, сопряжённый с дисплеем, конфигурацию собственно устройства и элементы связи; со всеми вычислениями справляется сигнальный процессор. Можно выбрать и такую архитектуру, что вычисления будут производиться в основном в ПВМ, а не в сигнальном процессоре. Удачным примером такой архитектуры является новая платформа SANIB, разработанная подразделениями ABB Corporate Research и Automation Technologies в качестве платформы общего назначения для применения как в области энергетики, так и в области автоматизации технологических процессов.

Технология ПВМ применяется также в таких областях, как:

- силовая электроника и силовые приводы;
- управление инверторами (плавное регулирование, импульсная логика, защита) и связь;
- управление электродвигателями (плавное регулирование, прямое управление вращающим моментом с помощью 2/3/5-уровневых инверторов);
- устройства для высоковольтных сетей (автоматический сбор данных, выборка, фильтрация,

Б Типовая встраиваемая плата с ПВМ, микропроцессором xScale и устройством сопряжения с каналами передачи данных – часть проекта SLIMLINE компании АББ (для защиты низковольтных электрических цепей).



- вычисление среднеквадратического значения, защита);
- управление высоковольтными приводами (сбор и преобразование аналоговых данных);
- семейство изделий для сбора аналоговых данных и защиты под названием SLIMLINE (рис. 5); здесь ПВМ используются для выборки, фильтрации и вычисления среднеквадратического значения;
- WISA [1] (Wireless Interface to Sensors and Actuators – беспроводный интерфейс датчиков и исполнительных устройств).

Благодаря появлению технологии программируемых вентильных матриц (ПВМ) у разработчиков появилась альтернатива специализированным интегральным схемам. По технологии ПВМ можно построить системы на одном кристалле с более чем миллионом вентиляей и с объёмом оперативной памяти в несколько мегабайт. Это особенно удобно при малых объёмах выпуска.

Эрик Карлсон

ABB Corporate Research
Биллингстад, Норвегия
erik.carlson@no.abb.com

Франц Цурфлу

ABB Corporate Research
Баден-Дотвил, Швейцария
franz.zurfluh@ch.abb.com

Катарина Кёрбехер

ABB Review
Баден-Дотвил, Швейцария

¹⁾ ASIC (application-specific integrated circuit) – интегральная схема для узкоспециализированного применения в отличие от интегральных микросхем общего назначения. Например, предназначенная только для управления работой сотового телефона.

²⁾ Закон Мура – эмпирический вывод о том, что в ходе прогресса технологии сложность интегральной схемы, отнесённая к её минимальной стоимости, удваивается каждые 18 месяцев. Приписывается Гордону Э. Муру, одному из основателей компании Intel.

³⁾ CORDIC – COordinate Rotation Digital Computer (цифровой вычислитель для поворота координат) – простой и эффективный алгоритм для вычисления гиперболических и тригонометрических функций, альтернатива аппаратному умножителю.

⁴⁾ ФАПЧ (фазовая автоподстройка частоты) – замкнутая

система автоматического регулирования, поддерживающая фазу генерируемого сигнала постоянной относительно опорного сигнала.

⁵⁾ Устройство для уменьшения отклонений тактовой частоты в цепях с цифровыми сигналами.

⁶⁾ Стандарт PCI (Peripheral Component Interconnect – связь с периферийными компонентами) определяет требования к шине компьютера для подключения периферийных устройств.

⁷⁾ UML (Unified Modeling Language – унифицированный язык для моделирования) – общепринятый язык для моделирования и детального описания объектов, применяется при разработке программного обеспечения. Особенно эффективен на уровне разработки конструкции, нашёл применение при моделировании аппаратных средств.

⁸⁾ SDF (Standard Delay Format – стандартный формат задержки) – стандарт IEEE для представления и интерпретации временных данных на любом этапе разработки.

⁹⁾ Архитектура Неймана – это вариант структуры компьютера, в котором используется одна структура основной памяти для хранения и данных, и команд (операторов). При этом подразумевается, что память отделена от устройства обработки данных.

¹⁰⁾ RTL (Register Transfer Logic – логика регистровых передач) – описание электронной цепи с цифровыми сигналами в терминах потока данных между регистрами, т.е. что и где хранится и куда передаётся.

¹¹⁾ Качественно разработанный IP (интеллектуальный продукт) должен включать в себя проверочный стенд, допускать применение в нескольких изделиях и легко модернизироваться под новые поколения ПВМ.

Литература

[1] АББ Ревью, выпуски 3 и 4 2005, «Без проводов, но на связи» (части 1,2).